

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平11-17708

(43)公開日 平成11年(1999) 1月22日

(51)Int.Cl.⁶

識別記号

F I

H 0 4 L 12/28

H 0 4 L 11/20

H

13/08

13/08

H 0 4 Q 3/00

H 0 4 Q 3/00

審査請求 有 請求項の数 7 O L (全 9 頁)

(21)出願番号 特願平10-163319

(22)出願日 平成10年(1998) 6月11日

(31)優先権主張番号 1 9 9 7 P 2 4 1 4 5

(32)優先日 1997年 6月11日

(33)優先権主張国 韓国 (K R)

(71)出願人 390019839

三星電子株式会社

大韓民国京畿道水原市八達区梅灘洞416

(72)発明者 申 載振

大韓民国京畿道光明市下安洞110主公アパート1214棟905號

(72)発明者 李 敬根

大韓民国京畿道城南市盆塘區盆塘洞41現代ビル107棟201號

(72)発明者 成 檀根

大韓民国大田廣域市儒城區新城洞ハンウルアパート103棟1503號

(74)代理人 弁理士 高月 猛

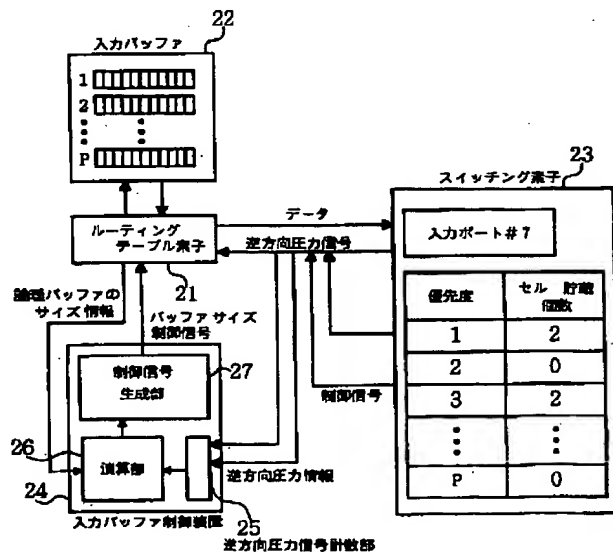
最終頁に続く

(54)【発明の名称】 ATMスイッチシステムの入力バッファ制御装置及び論理バッファサイズ決定方法

(57)【要約】

【課題】 特定優先順位のセルが多数入力されることがあると、他の優先順位を持つ論理バッファには空きの部分が生じる一方、特定優先順位を持つ論理バッファではバッファ容量が不足することになり、セルの損失が多くなる。

【解決手段】 周期的に決定される論理バッファのサイズをルーティングテーブル素子 21 に送り、入力バッファ 22 内の論理バッファサイズを動的に変化させる事によってセル損失率を下げる。論理バッファのサイズ信号を作る入力バッファ制御装置 24 は、逆方向圧力信号の発生数を計数する逆方向圧力信号計数部 25 と、この逆方向圧力信号計数部及びルーティングテーブル素子から受信される情報を利用して論理バッファの割当サイズを計算する演算部 26 と、ルーティングテーブル素子に送る論理バッファのサイズ制御信号を生成する制御信号生成部 27 から成る。



【特許請求の範囲】

【請求項1】 入力セルルーティングのためのタグを作るルーティングテーブル素子と、該ルーティングテーブル素子でタグを付けたセルを貯蔵する入力バッファと、該入力バッファから読出されたセルを出力ポートに交換し、内部の共有バッファの状態に応じて前記ルーティングテーブル素子へ逆方向圧力信号を送るスイッチ素子と、を有するATMスイッチシステムの入力バッファ制御装置であって、前記入力バッファ中の論理バッファのサイズを更新する制御信号を周期的に前記ルーティングテーブル素子に送り、前記入力バッファ内の論理バッファサイズを動的に変化させる事によってセルの損失率を下げることを特徴とする入力バッファ制御装置。

【請求項2】 逆方向圧力信号の発生数を計数する逆方向圧力信号計数部と、該逆方向圧力信号計数部及びルーティングテーブル素子から受信される情報を利用して論理バッファの割当サイズを計算する演算部と、論理バッファサイズの制御信号を生成して前記ルーティングテーブル素子へ送る制御信号生成部と、を備えてなる請求項1記載の入力バッファ制御装置。

【請求項3】 演算部は、逆方向圧力信号計数部による逆方向圧力信号発生回数から逆方向圧力信号発生率を算出するとともにルーティングテーブル素子によるバッファサイズ情報からサイズを増減させる優先順位クラスを算出する請求項2記載の入力バッファ制御装置。

【請求項4】 入力セルルーティングのためのタグを作るルーティングテーブル素子と、該ルーティングテーブル素子でタグを付けたセルを優先順位に従い貯蔵する論理バッファからなる入力バッファと、該入力バッファから読出されたセルを出力ポートに交換し、内部の共有バッファの状態に応じて前記ルーティングテーブル素子へ逆方向圧力信号を送るスイッチ素子と、を有するATMスイッチシステムの論理バッファサイズ決定方法であって、

所定の優先順位の論理バッファに必要なサイズを確認し、該論理バッファに設定されているサイズスレッシュホールド値を越えるかどうか調べる段階と、この優先順位の入力セルについて逆方向圧力信号発生率を調べ、その発生率が逆方向圧力信号発生率のスレッシュホールド値を越えるかどうか調べる段階と、他の優先順位の論理バッファにつき休止領域を調べてサイズを減らせるかどうか確認する段階と、これによりサイズを減らせると判断された優先順位の論理バッファサイズを減らして前記所定の優先順位の論理バッファに加える段階と、を所定の周期で実行するようにしたことを特徴とする論理バッファサイズ決定方法。

【請求項5】 他の優先順位の論理バッファにつき休止領域を調べてサイズを減らせるかどうか確認する段階は、他の優先順位の論理バッファについてそれぞれ総サ

イズから必要サイズを引いた休止領域の大きさを調べる段階と、これによる休止領域の大きさ順に、必要サイズがサイズスレッシュホールド値を下回るかどうか確認するとともに総サイズから固定割当領域を引いた追加割当領域が割当ての最小単位よりも大きいかどうか確認する段階と、を実行し、これら2つの条件を満足する優先順位の論理バッファサイズを前記最小単位だけ減らすようにした請求項4記載の論理バッファサイズ決定方法。

【請求項6】 他の優先順位の論理バッファにつき休止領域を調べてサイズを減らせるかどうか確認する段階で、2つの条件を満足する論理バッファが見つからなければ、休止領域の一番小さい論理バッファまで確認した後終了段階とする請求項5記載の論理バッファサイズ決定方法。

【請求項7】 論理バッファサイズを変更すると、休止領域の情報を示すテーブルの目録を整列させて更新する段階を実行する請求項4～6のいずれか1項に記載の論理バッファサイズ決定方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、ATMスイッチシステムに係り、特に、逆方向圧力(Back-pressure)信号を利用しスイッチングシステムのセル入力を制御する入力バッファリング(Input Buffering)方式としたスイッチングシステムの入力バッファ制御装置(Input Buffer Controller)及び論理バッファサイズ決定アルゴリズムに関する。

【0002】

【従来の技術】図1は、入力バッファリング方式を用いたN×N入力バッファスイッチングシステムの構造を表す。該スイッチングシステムは、出力ポートの情報を利用して入力されたATMセルにルーティングタグ(routing tag)を付けるルーティングテーブル素子(Routing table element)1、入力セルを貯蔵する入力バッファ(input buffer)2、ルーティングタグを利用した入力ポート(input port)と出力ポート(output port)との間のセル伝達機能を有するスイッチング素子(Switching Element)3で構成される。

【0003】ルーティングテーブル素子1と入力バッファ2は、スイッチング素子3の各入力ポートごとに1つずつ要求され、スイッチング素子3は、1つの単位スイッチ、或いは多数の単位スイッチに構成できる。

【0004】このようなスイッチングシステムにおいて、入力セルはまずルーティングテーブル素子1に送られ、ルーティングテーブル素子1は、入力セルのクラスによって入力バッファ2内の該当する論理バッファに入力セルを貯蔵する。通常のスイッチングシステムでは、入力セルの各クラスに該当するP個の優先順位(priority)を支援するために1つの入力バッファをP個の論理バッファに分けて使用する。また、各優先順位に該当す

3

る論理バッファの長さをルーティングテーブル素子で定める事ができる。

【0005】このように貯蔵されたセルは、優先順位に基づく先入先出(First In First Out: FIFO)方式により各論理バッファからルーティングテーブル素子1に送られる。ルーティングテーブル素子1に送られたセルは、その出力ポート情報を利用してスイッチング素子3の経路情報を作ることでタグを付され、スイッチング素子3でスイッチングされてゆくセルの経路(path)が先に決定される。ルーティングテーブル素子1によってタグが付けられたセルは、スイッチング素子3を経て出力ポートに伝達される。

【0006】P個の論理バッファにおいて1つのセルをルーティングテーブル素子1に送る方式は、P個の論理バッファで最も優先順位の高い論理バッファから順に、セルが貯蔵されているかを調査することによるが、このときに、調査した論理バッファに送るべきセルがあれば、調査した論理バッファに対応する逆方向圧力信号があるのかを調査する。

【0007】スイッチング素子3は各入力ポートごとに、共有バッファ(buffer pool)に存在するセルの優先順位と、各優先順位のセル数とのテーブルを持つ。そして、同じ優先順位を持つセルが同じ入力ポートに伝送される場合には、各セル間の衝突が発生する可能性があるため、これを防ぐために逆方向圧力信号が使用される。

【0008】すなわち、逆方向圧力信号がないことを確認したうえでセルを入力バッファ2から読み取りルーティングテーブル素子1を経てスイッチング素子3に送り、逆方向圧力信号がある場合は、次の優先順位の論理バッファについて貯蔵されたセルがあるか、そしてその論理バッファに対応する逆方向圧力信号があるかを調査する。つまり、論理バッファにセルがあり、逆方向圧力信号がないという2つの条件を満足する場合のみセルをスイッチング素子3を通じて伝送する。1つの入力セルが入力バッファ2から読み取られるまでP個の論理バッファを調査したうえで、セルを入力ポートを経由して伝送する。

【0009】図1において、スイッチング素子3とルーティングテーブル素子1を結ぶ実線4は、スイッチング素子3へのデータセルの伝送を意味し、セルはスイッチング素子3の入力ポートを経てスイッチング素子3の出力ポートに伝達される。また点線5は、入力ポートからルーティングテーブル素子1の出力ポート側に伝送される逆方向圧力信号を意味する。

【0010】図2は、上記逆方向圧力信号の生成過程を表す。単位スイッチング素子13は、各入力ポートごとに、異なる優先順位のセルがそれぞれいくつスイッチング素子内の共有バッファ(buffer pool)に貯蔵されているのかに関する情報を保有する。図2の例では、入力

4

ポート7に貯蔵されている各優先順位別のセル数を表すテーブル14が示されている。

【0011】各クラスのスレッショルド値が2であると仮定すれば、優先順位1クラスのセルが2個、優先順位3クラスのセルが2個貯蔵されているので、スイッチング素子13は、優先順位1クラスのセルと優先順位3クラスのセルを伝送しないようにする逆方向圧力信号をルーティングテーブル素子11に伝送する。逆方向圧力信号は、単位スイッチング素子13の何れかの入力ポートにおいて、ある優先順位クラスのセル数がクラス別のスレッショルド値のb個以上である時と、単位スイッチング素子13内の全貯蔵セル数が予め決められている総スレッショルド値のa個を超える時とに、該当する入力ポートを通じてルーティングテーブル素子11に伝達される。

【0012】例えばbが2でありaが24である場合、共有バッファの貯蔵セル総数が24になると、全ての入力ポートに逆方向圧力信号を送る事になる。又、単位スイッチング素子13のある一つの入力ポートに入力された特定のクラスのセルが2個以上になると、該当する入力ポートを通じて前の段のルーティングテーブルに逆方向圧力信号を送る。

【0013】

【発明が解決しようとする課題】上記のような従来の入力バッファスイッチの制御方式においては、P個の優先順位を支援するために1つの入力バッファをP個の論理バッファに分けて使用し、各論理バッファのサイズ(大きさ、長さ)をルーティングテーブル素子11で定める事ができる。

【0014】しかし、このような論理バッファのサイズ割当は静的(static)であり、動的(dynamic)なトラフィック変化をまともに受容できないという短所を持っている。

【0015】例えば、入力されるセルが各優先順位にわたり分布するために各優先順位バッファに対して同じ長さが割当られた場合、特定優先順位のセルが多数入力されることがあると、他の優先順位を持つ論理バッファには空きの部分が生じる一方、特定優先順位を持つ論理バッファではバッファ容量が不足することになり、セルの損失が多くなる。

【0016】つまり、従来の方式では入力トラフィックは動的に変わるのに対し、入力バッファのサイズは静的、即ち固定的な割当領域を持つため、入力トラフィックが入力バッファ12のサイズ設定時と大きく異なる状態になると相対的に多くのセル損失が発生する事がある。即ち、静的な論理バッファの長さ割当方式は動的に変化するトラフィックの特性を受容できず多くのセルの損失を発生させる事がある。

【0017】本発明は上記のような問題点を解決するために考案されたものであって、ATMスイッチにおける

5

セルの損失率改善のための入力バッファ制御装置、及び論理バッファのサイズ決定アルゴリズムを提供するものである。

【0018】

【課題を解決するための手段】本発明は、逆方向圧力信号と占有中であるバッファのサイズ情報を使用してP個のクラスを支援する、ATMスイッチシステムの論理バッファサイズ制御装置を開示する。これを適用する交換システムは、入力セルのルーティングのためにタグを作るルーティングテーブル素子、該ルーティングテーブル素子でタグを付けたセルを貯蔵する入力バッファ、該入力バッファから読出されたセルを出力ポートに交換するスイッチ素子を包含して構成されている。

【0019】本発明においては、入力バッファ制御装置で周期的に決定される論理バッファのサイズをルーティングテーブル素子に送り、入力バッファ内の論理バッファサイズを動的に変化させる事によってセル損失率を下げる。

【0020】その論理バッファのサイズ信号を作る入力バッファ制御装置は、逆方向圧力信号の発生数を計数する逆方向圧力信号計数部と、この逆方向圧力信号計数部及びルーティングテーブル素子から受信される情報を利用して論理バッファの割当サイズを計算する演算部と、ルーティングテーブル素子に送る論理バッファのサイズ制御信号を生成する制御信号生成部と、を備えた構成とするのがよい。

【0021】このような入力バッファ制御装置は、逆方向圧力信号計数部から逆方向圧力信号情報を受けるとともにルーティングテーブル素子からバッファサイズ情報を受けて、本発明に係る論理バッファサイズ決定方法を使用して論理バッファのサイズを計算し、計算された論理バッファサイズの制御信号を生成する。

【0022】論理バッファのサイズ計算は演算部で遂行され、論理バッファのサイズ制御信号は制御信号生成部で生成される。

【0023】本発明はまた、ルーティングテーブル素子、入力バッファ、スイッチング素子を具備するATMスイッチシステムに対し、逆方向圧力信号と占有中のバッファサイズの情報を使用してP個のクラスを支援する論理バッファサイズ決定方法も開示する。本方法は、優先順位がi番目クラスの逆方向圧力信号発生率 b_i を計算する段階、i番目クラスの逆方向圧力信号発生率スレッシュホールド値 $b_{i\#th}$ を計算する段階、i番目クラス論理バッファに必要なバッファサイズ T_i を計算する段階、i番目クラスのハイロウ2つのバッファのサイズスレッシュホールド値 t_{iH} 、 t_{iL} を計算する段階、i番目クラスの論理バッファサイズ L_i を計算する段階、P個のクラスの論理バッファ休止領域のサイズ D_j ($j=1, 2, 3, \dots, P$)を計算する段階を含む。

【0024】本方法においては、論理バッファサイズの

6

変換間隔としてセルタイムWごとに、入力バッファ内のP個の優先順位をもつ各論理バッファのサイズ (L_i , $i=1, 2, 3, \dots, P$)を計算する。

【0025】論理バッファサイズの計算には、論理バッファのサイズ (L_i) を変更できるかどうか調査する段階、変更できない場合には次の優先順位クラスの論理バッファを調査する段階、変更可能なi番目優先順位クラスの論理バッファサイズを大きくするために他の論理バッファサイズを減らせるかどうかを調査する段階を含む。

【0026】他の論理バッファサイズを減らせるかどうか調査する段階では、i番目優先順位クラスの論理バッファを除いた $P-1$ 個の論理バッファに対して論理バッファ休止領域 L_j-T_j ($j \neq i$) が大きい順に論理バッファのサイズを減らす事ができるのかを調査する段階、休止領域が最も大きい論理バッファである”D_order (1)”番目クラスの論理バッファから、バッファサイズのロウスレッシュホールド値 $t_{D\#order(1)}$ 以下であるか及び追加割当領域 $L_{D\#order(1)}-M_{D\#order(1)}$ が最小割当 Δ より大きいかを調査する段階、これら2つの条件を満足すれば”D_order (1)”番目優先順位クラスの論理バッファのサイズ $L_{D\#order(1)}$ を減らし、i番目優先順位クラスの論理バッファサイズを増加させる段階、前記2つの条件のうち1つでも満足する事ができない場合にはkを変化させながら順次優先順位クラスの論理バッファを調査する段階、前記2つの条件を満足させる優先順位クラスがあるか又は休止領域が一番小さい論理バッファである”D_order (P)”番目優先順位クラスまで調査した後に終わらせる段階、論理バッファのサイズを修正した後は”D_order (k)”情報を貯蔵しているテーブルの目録を整理 (sorting) し更新 (update) する段階を含む。

【0027】そして、i番目優先順位クラスの論理バッファサイズを決定した後は、i+1番目優先順位クラス論理バッファに対しても同じ演算をする段階を含む。

【0028】

【発明の実施の形態】以下において、本発明の実施形態を図面を参照して詳細に説明する。

【0029】図3は、本発明による入力バッファ制御装置の構成の一例を示す図である。入力バッファ制御装置24は、スイッチング素子23から優先順位クラス別に逆方向圧力信号を受けて逆方向圧力信号の数をチェックする逆方向圧力信号計数部 (back-pressure signal counter part) 25、論理バッファサイズ変換周期ごとに論理バッファの割当サイズを計算する演算部 (processing part) 26、ルーティングテーブル素子21に送る論理バッファのサイズ制御信号 (buffer size control signal) を作る制御信号生成部 (control signal generating part) 27から構成される。ルーティングテーブル素子21は、論理バッファのサイズ制御信号を利用し

7

でセルタイムW（サイズ変換周期）ごとに入力バッファ22内の論理バッファサイズを変化させる。

【0030】入力バッファ制御装置24の逆方向圧力信号計数部25は、スイッチング素子23から逆方向圧力信号を受けて、各優先順位クラス別に逆方向圧力信号の回数を計数して貯蔵する。

【0031】逆方向圧力信号計数部25は、論理バッファサイズ変換間隔として設定されたセルタイムWの間に（論理バッファサイズが更新されてから次に更新されるまでの周期）計数された逆方向圧力信号の回数情報を演算部26に伝送する。逆方向圧力信号発生回数情報が演算部26に送られると、逆方向圧力信号計数部25は初期化され、次のセルタイムW（周期）における逆方向圧力発生回数を計数できるようになる。

【0032】演算部26は、逆方向圧力信号計数部25から受信した逆方向圧力信号発生回数情報と、ルーティングテーブル素子21から受信した各論理バッファのサイズ及び現在論理バッファを占有しているセル数の情報とを利用して、下記の論理バッファサイズ決定アルゴリズムに基づいてセルタイム間隔Wごとに論理バッファサイズを計算する。

【0033】論理バッファサイズ決定アルゴリズムにおいて、逆方向圧力信号計数部25により、i番目の優先順位を持つクラスのセルの逆方向圧力信号発生回数が k_i と計数されたとすると、該i番目優先順位クラスのセルに対する逆方向圧力信号発生率は、 k_i を間隔Wで割ったものである。つまり、逆方向圧力信号の発生率を b_i とすれば、 $b_i = k_i / W$ となる。

【0034】図4は、本発明による論理バッファサイズ決定アルゴリズムを説明するための論理バッファの詳細図である。そして図5は、本発明による論理バッファサイズ決定アルゴリズムを表すフローチャートである。以下図4と図5を参照して本発明のアルゴリズムを説明する。

【0035】1つの入力バッファ22は、P個の優先順位を支援するためにP個の論理バッファに分けられ、i番目の優先順位を持つセルに対する論理バッファは、 M_i 個のセルを貯蔵できる固定割当領域を持っている。そして、これに追加的に割当られる領域と合わせれば、論理バッファサイズ L_i 個のセルを貯蔵することができる。固定割当領域である M_i は、静的に割当られる値であり、 L_i はセルタイム周期で更新（update）される値である。

【0036】i番目の優先順位を持つセルに対する論理バッファは、 t_{iH} と t_{iL} の2個のスレッシュホールド値（threshold）を持つ事になる（ $t_{iL} \leq t_{iH}$ ）。2個のスレッシュホールド値のうちハイの方の t_{iH} は、論理バッファサイズを増加させる必要がある時に使用する値であり、ロウの方の t_{iL} は論理バッファサイズを減少させる必要がある時に使用する値である。i番目優先順位のセルに対

8

する論理バッファに実際に必要なサイズを T_i とし、バッファ割当の最小単位を Δ であるとする。このとき演算部26は、セルタイムWごとに論理バッファサイズを計算する。

【0037】i番目優先順位セルに対する逆方向圧力信号発生率 b_i がスレッシュホールド値 $b_{i\#th}$ より大きく、必要サイズ T_i が、バッファサイズの高スレッシュホールド値 t_{iH} より大きい場合には、i番目優先順位セルに対する論理バッファのサイズを領域割当の最小単位 Δ ずつ大きくするために、論理バッファ休止領域のサイズを表す $L_j - T_j$ が最も大きい他の論理バッファ（j番目優先順位とする）から領域割当の最小単位 Δ ずつ減らして、i番目優先順位セルに対する論理バッファに割当てるようにする。このようにしてi番目の論理バッファのサイズは $L_i + \Delta$ になり、j番目の論理バッファのサイズは $L_j - \Delta$ になる。

【0038】図5のフローチャートにおけるステップ100のように、 b_i はi番目優先順位セルの逆方向圧力信号発生率、 T_i はi番目の論理バッファに必要な実際のサイズ（セル数）、 L_i はi番目の論理バッファの総サイズ（総セル数）を意味する。演算部26は、該フローチャートで示される論理バッファサイズ決定アルゴリズムを利用して、更新周期のセルタイムWごとに入力バッファ内のP個の優先順位に対応する各論理バッファのサイズ L_i （ $i = 1, 2, \dots, P$ ）を計算する。

【0039】先ずステップ110～120で、i番目の優先順位を持つクラスのセルに対し、バッファ内に貯蔵されているセル数を示す必要サイズ T_i がバッファサイズの高スレッシュホールド値 t_{iH} を超えるかどうかと、逆方向圧力信号発生率 b_i が逆方向圧力信号発生率のスレッシュホールド値 $b_{i\#th}$ を超えるかどうかを調査する。これら2つのスレッシュホールド値を共に超過する場合、論理バッファの総サイズ（ L_i ）を変更できるかを調査する。変更できない場合には、ステップ210で、iがPまで達したかを調べ、Pに達していなければiの値を1増やして次の優先順位クラスの論理バッファを調査する。

【0040】ある論理バッファのサイズを領域割当の最小単位 Δ ほど大きくするためには、他の優先順位クラスの論理バッファのサイズを領域割当の最小単位 Δ だけ減らさなければならない。そこで先ず、他の論理バッファのサイズを減らす事ができるのか調査する。このために、i番目の優先順位クラス論理バッファを除いたP-1個の論理バッファに対して論理バッファ休止領域 $L_j - T_j$ （ $j \neq i$ ）が大きい順に調べ、論理バッファサイズを減らす事ができるかを調査する。図5のフローチャートステップ130で、“D_order(k)”（ $K = 1, 2, \dots, P$ ）は論理バッファ休止領域がk番目に大きい論理バッファのクラスを表す。つまり、“D_order(2)”は全体P個の論理バッファの中で論理バッファ休止領域が2番目に大きい優先順位クラスの

論理バッファを意味する。

【0041】休止領域が最も大きい論理バッファである”D_order(1)”の論理バッファから順に、実際にセルが占有しているサイズTD_order

(1)がバッファサイズのロウスレッシュولد値tD_order(1)、L以下であるかどうかと(ステップ150)、追加割当領域LD_order(1)-MD_order(1)が領域割当の最小単位Δより大きいかを調査し(ステップ160)、2つの条件を満足するときはステップ190で、”D_order(1)”の論理バッファの総サイズLD_order(1)をΔほど減らし、i番目の優先順位クラス論理バッファのサイズをΔほど増加させる。前記2つの条件を両方とも満足する事ができない場合にはkを変化させながら順次各優先順位クラスの論理バッファを調査していき、2つの条件を満足する優先順位クラスが見つかるか、または休止領域が一番小さい論理バッファである”D_order(P)”番目の優先順位クラスまで調査すると終了する。

【0042】これらステップで論理バッファのサイズを更新するごとに論理バッファ休止領域の大きさが変わるので、論理バッファのサイズを変更した後に、ステップ200で”D_order(k)”情報を貯蔵しているテーブルの目録を整列(sorting)して更新(update)するようにする。

【0043】以上のようにi番目の優先順位クラスの論理バッファサイズを決定すると、次にi+1番目の優先順位クラス論理バッファに対して同じ過程を実施していく。

【0044】ここで、セルタイム間隔Wの大きさ、固定割当領域の大きさM_i、2個のスレッシュولد値t_{iH}とt_{iL}、バッファ割当の最小単位Δ、逆方向圧力信号スレッシュولد値t_{i#th}は、スイッチングシステムの特性、入力バッファの大きさ、優先順位クラスの数や入力トラフィックの入力プロセスによって決定される。

【0045】制御信号生成部27は、セルタイムWごとに論理バッファのサイズ制御信号(logical buffer size control signal)を作り、ルーティングテーブル素子21へ送って各優先順位クラスの論理バッファサイズを動的に変化させる更新を実行する。入力バッファ制御装置24は、セルタイムWごとに各優先順位クラスの論理バッファサイズを決定してこれをルーティングテーブル素子21に伝送し、ルーティングテーブル素子21は、

これに応答して各優先順位クラスに対する論理バッファのサイズ情報を入力バッファ制御装置24の演算部26に送る。

【0046】本例の入力バッファ制御方式を利用するとセル損失率を改善できる。この入力バッファ制御装置24は、スイッチング素子と同じく各入力ポート別に別途の制御装置を設ける構成とすることもでき、また全体の入力バッファ22を制御するための1つの入力バッファ制御装置24として構成する事もできる。図3は、各入力ポート別に別途の制御装置を設けた例が示されている。

【0047】

【発明の効果】本発明による入力バッファリッパ方式を利用したATMスイッチングシステムの入力バッファ制御装置は、スイッチング素子からの逆方向圧力信号と論理バッファに現在必要なサイズを表わすバッファサイズの情報を利用してスイッチング素子へ入力されるセルを制御する事の特徴とするものであり、各優先順位クラス別に論理バッファのサイズを動的に変化させる事により、セル入力プロセスに対して動的に動作し、セル損失率を改善できる。

【図面の簡単な説明】

【図1】N×Nスイッチングシステムの構成図。

【図2】逆方向圧力信号生成過程の一例を示す図。

【図3】本発明による入力バッファ制御装置を含むシステムの構成図。

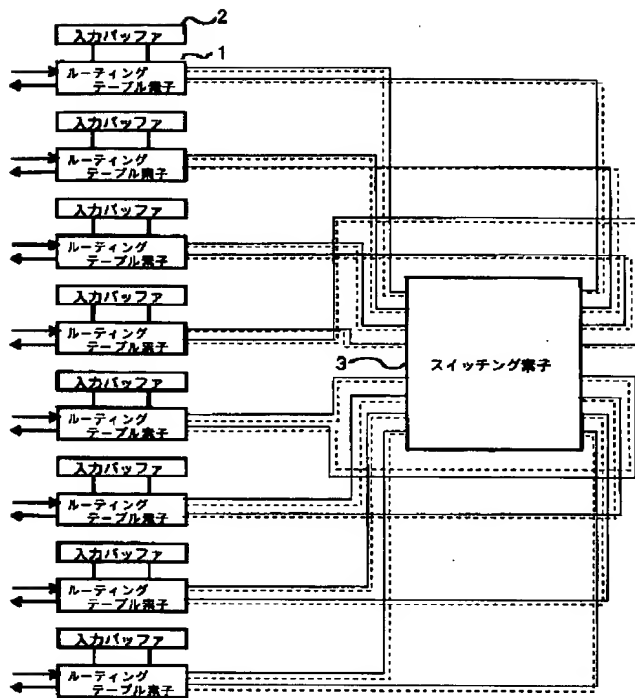
【図4】本発明のアルゴリズムを説明するための論理バッファのイメージ図。

【図5】本発明による論理バッファの大きさ決定アルゴリズムを示すフローチャート。

【符号の説明】

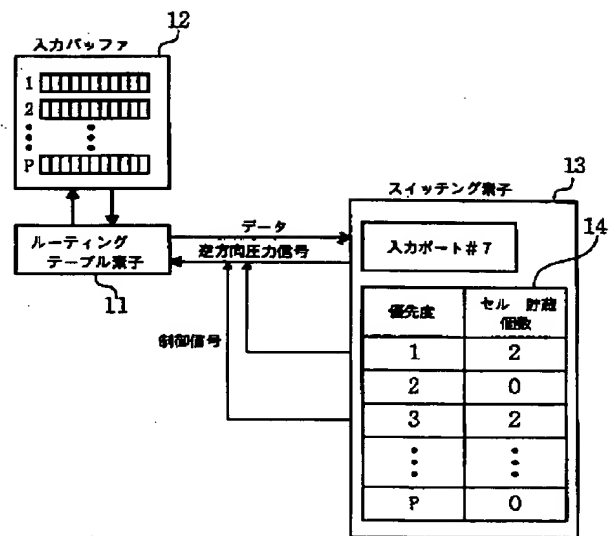
- 1、11、21：ルーティングテーブル素子
- 2、12、22：入力バッファ
- 3、13、23：スイッチング素子
- 4：セルの伝送
- 5：逆方向圧力信号の伝送
- 14：入力ポートの情報テーブル
- 24：入力バッファ制御装置
- 25：逆方向圧力信号計数部
- 26：演算部
- 27：制御信号生成部

【図1】

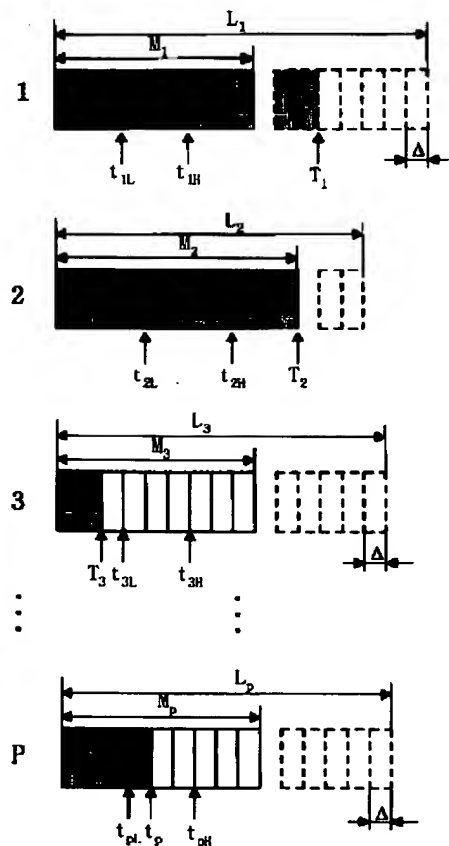


—— データセル: 4
 - - - - 逆方向圧力信号: 5

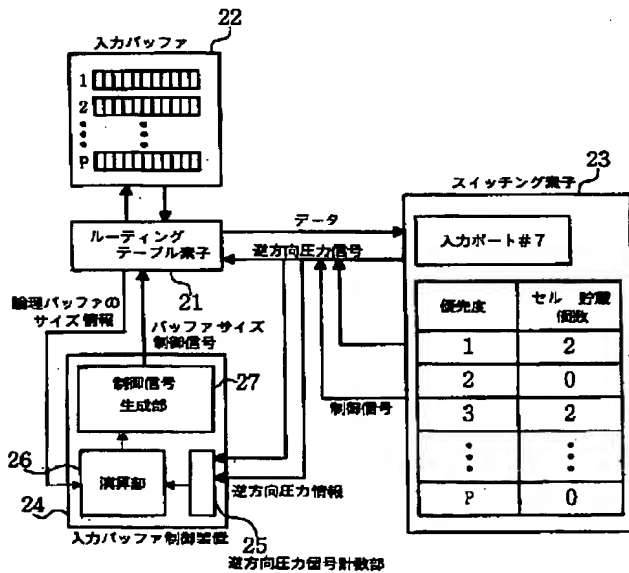
【図2】



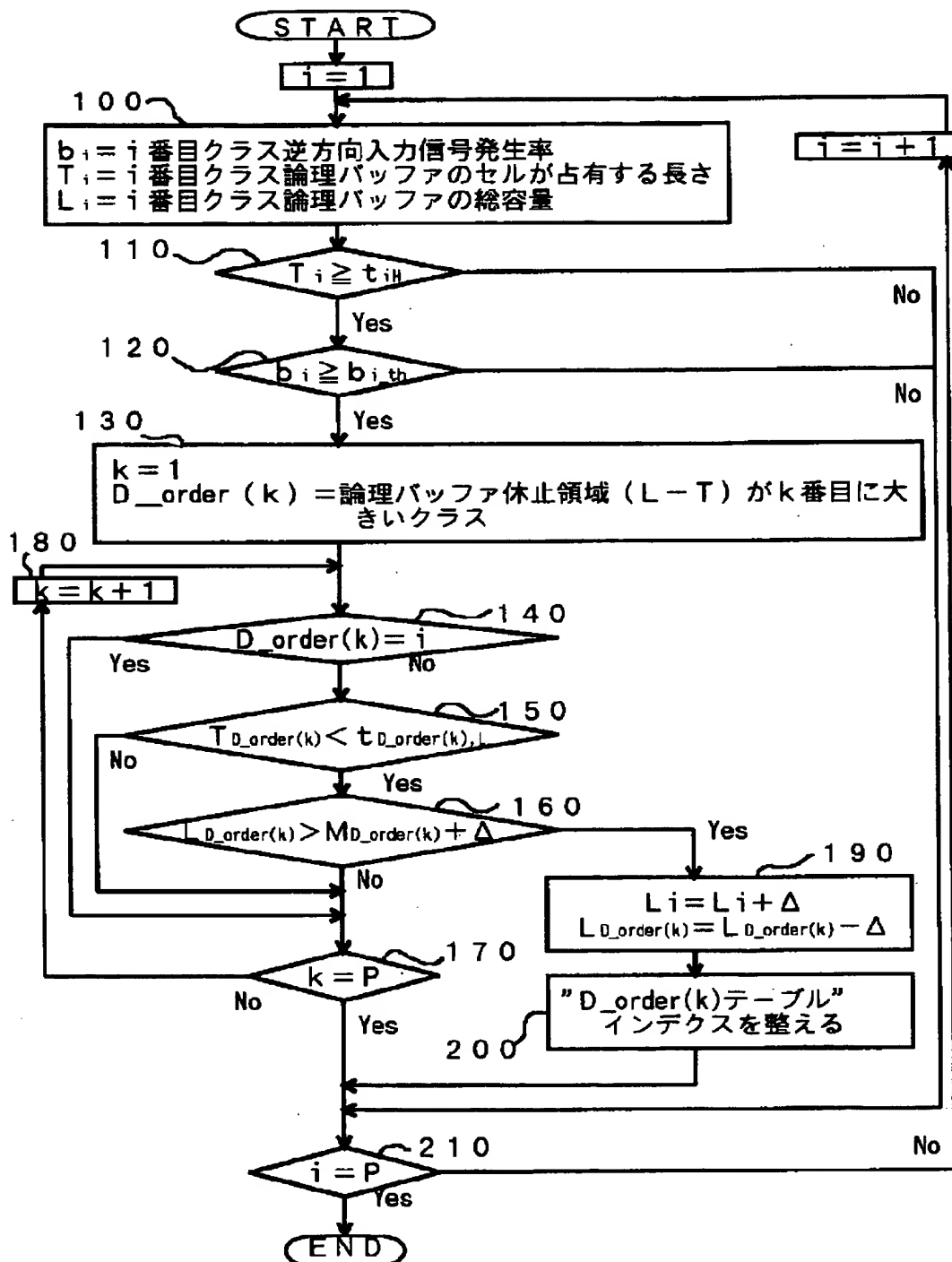
【図4】



【図3】



【図5】



フロントページの続き

(72)発明者 許 廷源

大韓民国大田廣域市儒城區九城洞韓国科学
技術院電気&電子工学部

(72)発明者 邊 性赫

大韓民国京畿道始興市去毛洞1669

(72)発明者 李 柱勇

大韓民国大邱廣域市中區南山1洞716-18

(72)発明者 梁 晋▲う▼

大韓民国釜山廣域市釜山鎮區凡田洞406-
12